



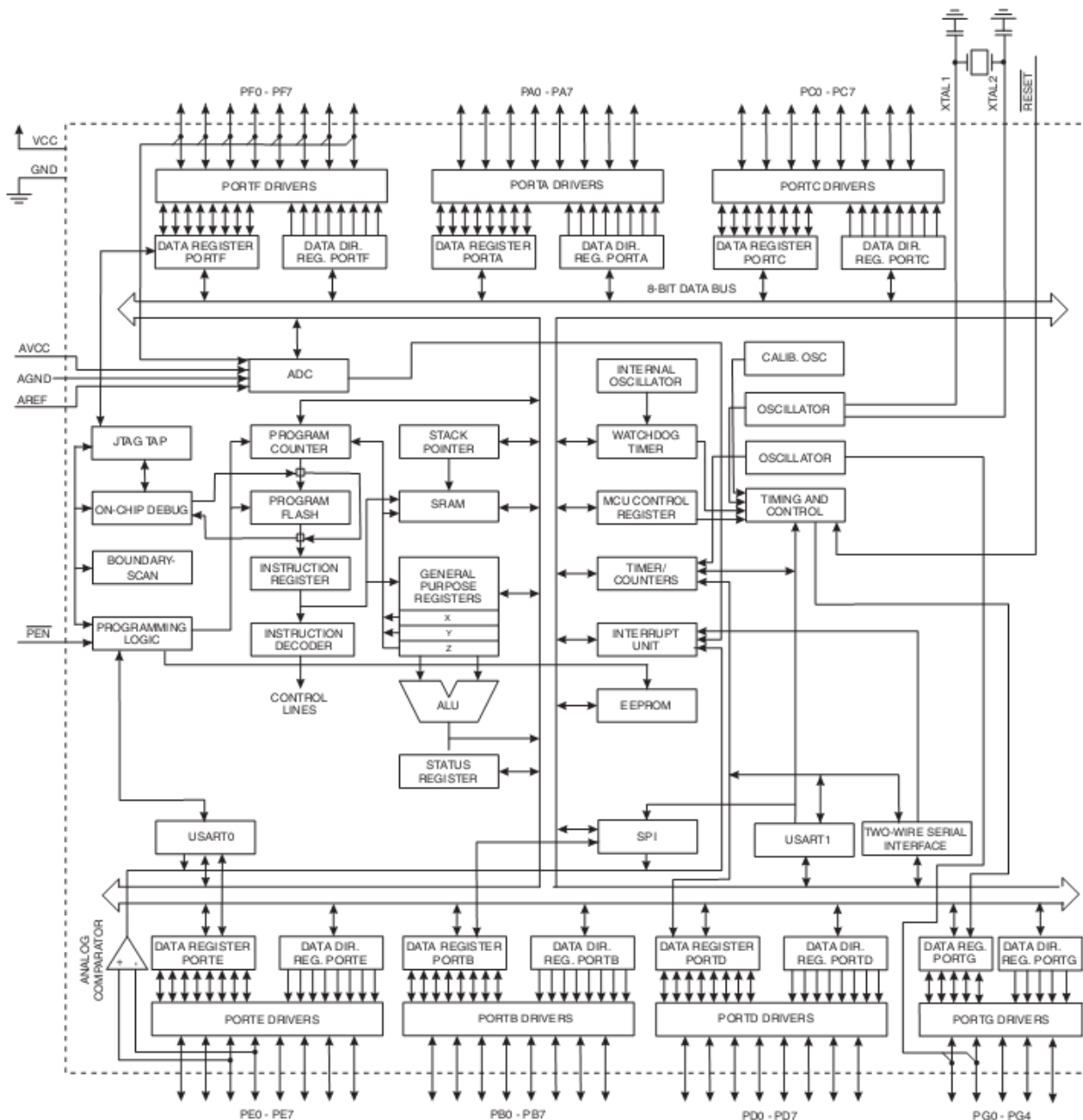
BME
Budapesti Műszaki és Gazdaságtudományi Egyetem

KAUT
Közlekedésautomatikai Tanszék

Járműfedélzeti rendszerek I.

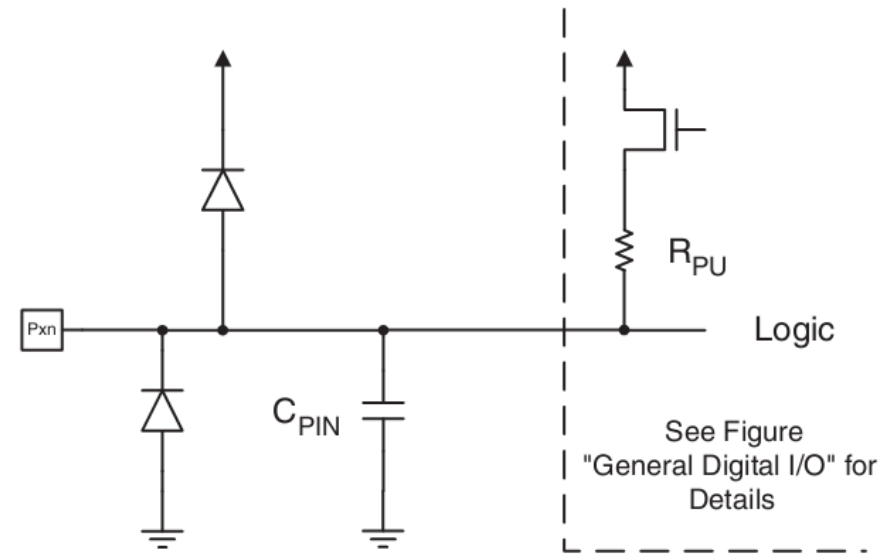
4. előadás

Dr. Bécsi Tamás



I/O portok

- Data Direction Register (DDR_x)
 - 0: bemenet, 1: kimenet
- Port Register (PORT_x)
 - Bemenet esetén aktiválja a felhúzó ellenállást, kimenet esetén meghatározza az értéket
- Pull-up Disable bit (PUD)
 - Kikapcsolja az összes felhúzó ellenállást. Az SFIOR regiszter 2-es bitje
- Pin Register (PIN_x)
 - A port irányától függetlenül olvasható vele a port állapota.



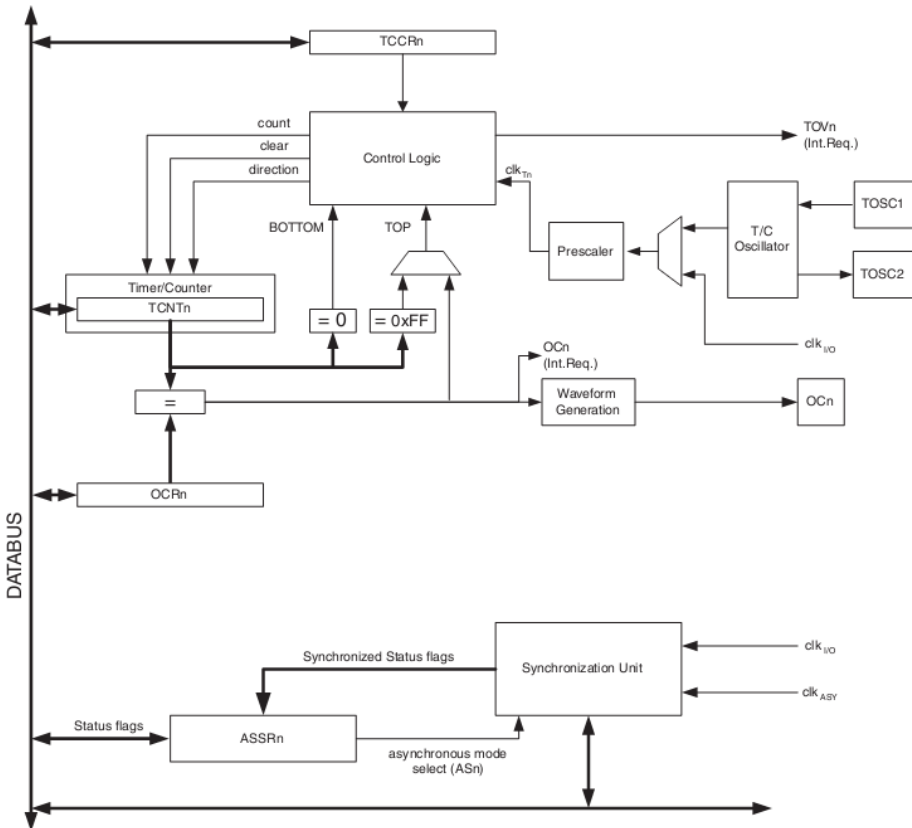
DD _{xn}	PORT _{xn}	PUD (in SFIOR)	I/O	Pull-up	Comment
0	0	X	Input	No	Tri-state (Hi-Z)
0	1	0	Input	Yes	P _{xn} will source current if ext. pulled low.
0	1	1	Input	No	Tri-state (Hi-Z)
1	0	X	Output	No	Output Low (Sink)
1	1	X	Output	No	Output High (Source)

Időzítő / Számláló

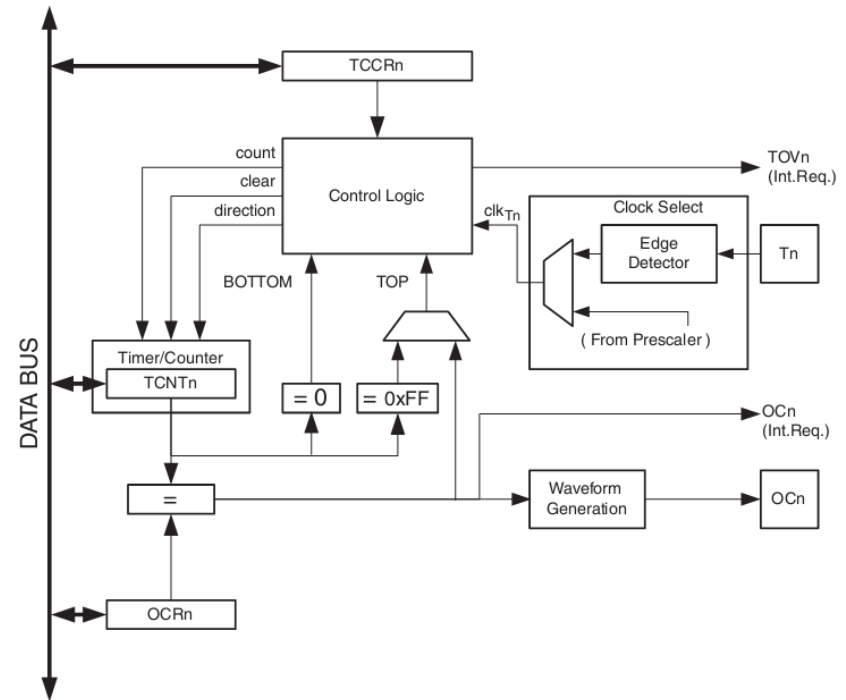
- Két 8-bites és két 16-bites Timer/Counter egység
 - Számláló funkció
 - Automatikusan újratöltődő időzítő (Auto Reload vagy Clear Timer on Compare Match)
 - 10-bites előosztó
 - Túlcsordulás, „output compare” és „input capture” megszakítások
 - TOV: Timer/Counter Overflow Flag
 - OCF: Output Compare Match Flag
 - ICF: Input Capture Flag
 - Pulse Width Modulation (PWM)
 - Aszinkron működés külső, 32 kHz-es kristályról

8-bites Timer/Counter I.

Timer/Counter0



Timer/Counter2



8-bites Timer/Counter II.

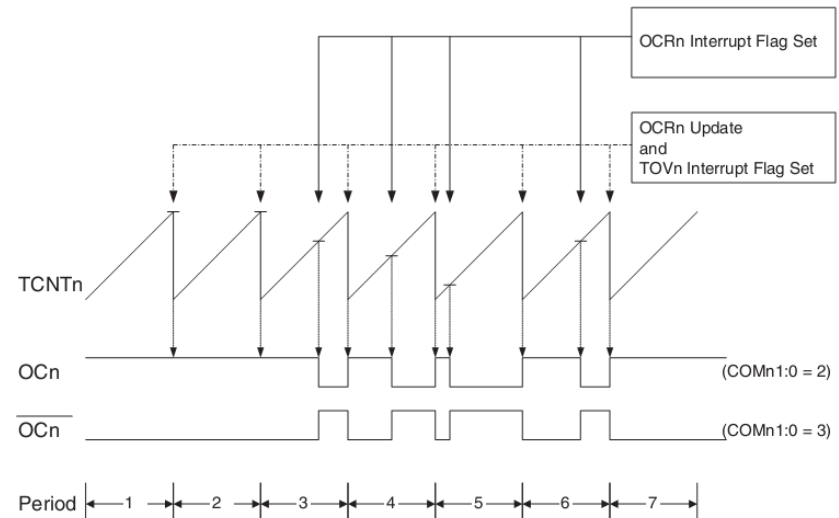
- Normál mód
 - Az egység felfelé számol (TCNT0) az órajel forrásnak megfelelően. Ha eléri az 0xFF-t, akkor átfordul (0x00), és a TOV0 jelzőbitet beállítja, valamint megszakítást kér (ha engedélyezett). Másik lehetőség az „output compare” egység használat. Ekkor az OCR0 regiszter értékének elérésekor az OCF0 jelzőbit áll be, viszont a számláló nem nullázódik.
- „Clear Timer on Compare Match (CTC)” mód
 - Az egység felfelé számol, majd az OCR0 regiszter értékének elérésekor az OCF0 jelzőbit beáll, megszakítást kér, és invertálja az OC0 kimenetet (ha engedélyezett). Ezt követően nullázza a számlálót (TCNT0), és folytatja a számolást. $f_{OCn} = \frac{f_{clk_I/O}}{2 \cdot N \cdot (1 + OCRn)}$

8-bites Timer/Counter III.

- „Fast PWM” mód
 - Nagyfrekvenciás PWM jel előállításra használható. Lehetővé teszi a kisméretű beavatkozók (pl.: tekercsek) meghajtását is.
 - Felfelé számol, majd az OCR0 értékének elérésekor 0-ra állítja a kimentet (OC0), majd a túlsordulásakor 1-re állítja és kezdi előlről a számlálást.

Az invertáló móddal ez a működés megfordítható. Az OCR0 (duty cycle) értékét a túlsordulásakor lehet módosítani.

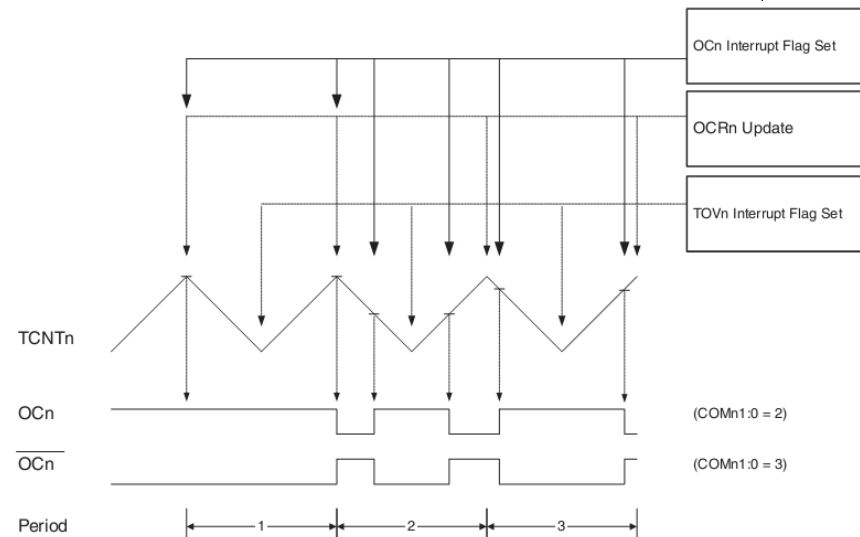
$$f_{OCnPWM} = \frac{f_{clk_I/O}}{N \cdot 256}$$



8-bites Timer/Counter IV.

- „Phase Correct PWM” mód
 - Alacsonyabb frekvenciás, szimmetrikus PWM jel előállításra használható. Motorvezérlés esetén ajánlott a használata.
 - Felfelé és lefelé is számol. Az OCR0 értékének elérésekor 0-ra állítja a kimentet (OC0), amikor felfelé számol, és 1-re állítja, amikor lefelé. Az invertáló móddal ez a működés megfordítható.
- Az OCR0 (duty cycle) értékét a túlcsoordulásakor lehet módosítani.

$$f_{OCnPCPWM} = \frac{f_{clk_I/O}}{N \cdot 510}$$



8-bites Timer/Counter V.

- Aszinkron működés
 - Ebben az esetben az órajelet egy független, külső kristály oszcillátor szolgáltatja.
 - Az oszcillátor 32,768 kHz-es óra kvarckristályra optimalizált. Eltérő kristály is használható, azonban a CPU órajelének legalább 4x nagyobbak kell lennie.
 - A szinkron-aszinkron működés átváltásánál elővigyázatosan kell eljárni, mert a számláló regiszterei hibás értékeket tartalmazhatnak.
 - Alapvető felhasználása az energiatakarékos üzemmódokból történő „felébredés” adott idő elteltével. Az aszinkron oszcillátor az „alvó” módokban is működik.
 - Az Asynchronous Status Register (ASSR) segítségével aktiválható és kezelhető.

8-bites Timer/Counter VI.

- Timer/Counter Control Register (TCCR0)

Bit	7	6	5	4	3	2	1	0	
	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	TCCR0
Read/Write	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Force Output Compare (FOC0) bit

- Az OC0 kimenet értékét lehet manuálisan megváltoztatni vele, függetlenül a számlálós értékétől. PWM módokban nem működik.

- Waveform Generation Mode (WGM0 1:0) bit

Mode	WGM01 ⁽¹⁾ (CTC0)	WGM00 ⁽¹⁾ (PWM0)	Timer/Counter Mode of Operation	TOP	Update of OCR0 at	TOV0 Flag Set on
0	0	0	Normal	0xFF	Immediate	MAX
1	0	1	PWM, Phase Correct	0xFF	TOP	BOTTOM
2	1	0	CTC	OCR0	Immediate	MAX
3	1	1	Fast PWM	0xFF	BOTTOM	MAX

8-bites Timer/Counter VII.

- Timer/Counter Control Register (TCCR0)

Bit	7	6	5	4	3	2	1	0	
	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	TCCR0
Read/Write	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Compare Match Output Mode (COM0 1:0) bit

Normal Mode

COM01	COM00	Description
0	0	Normal port operation, OC0 disconnected.
0	1	Toggle OC0 on compare match
1	0	Clear OC0 on compare match
1	1	Set OC0 on compare match

Fast PWM Mode

COM01	COM00	Description
0	0	Normal port operation, OC0 disconnected.
0	1	Reserved
1	0	Clear OC0 on compare match, set OC0 at BOTTOM, (non-inverting mode)
1	1	Set OC0 on compare match, clear OC0 at BOTTOM, (inverting mode)

Phase Correct PWM Mode

COM01	COM00	Description
0	0	Normal port operation, OC0 disconnected.
0	1	Reserved
1	0	Clear OC0 on compare match when up-counting. Set OC0 on compare match when downcounting.
1	1	Set OC0 on compare match when up-counting. Clear OC0 on compare match when downcounting.

8-bites Timer/Counter VIII.

- Timer/Counter Control Register (TCCR0)

Bit	7	6	5	4	3	2	1	0	
	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	TCCR0
Read/Write	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Clock Select (CS0 2:0) bit

CS02	CS01	CS00	Description
0	0	0	No clock source (Timer/Counter stopped)
0	0	1	clk_{T0S} /(No prescaling)
0	1	0	$\text{clk}_{\text{T0S}}/8$ (From prescaler)
0	1	1	$\text{clk}_{\text{T0S}}/32$ (From prescaler)
1	0	0	$\text{clk}_{\text{T0S}}/64$ (From prescaler)
1	0	1	$\text{clk}_{\text{T0S}}/128$ (From prescaler)
1	1	0	$\text{clk}_{\text{T0S}}/256$ (From prescaler)
1	1	1	$\text{clk}_{\text{T0S}}/1024$ (From prescaler)

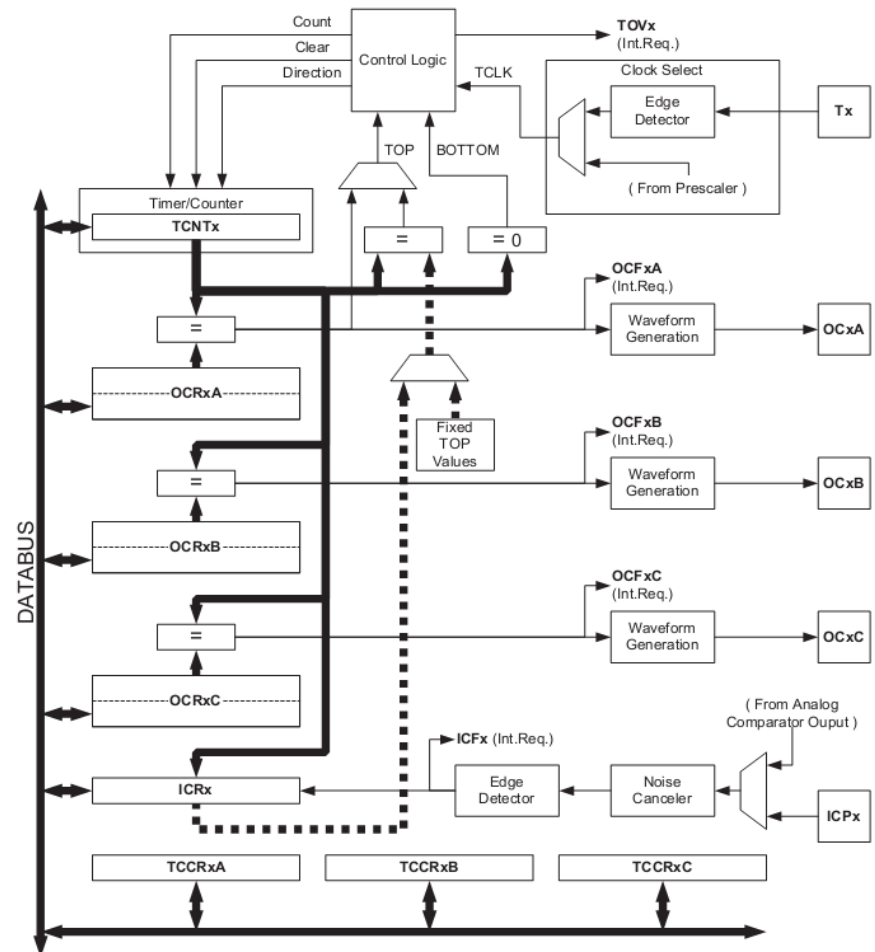
8-bites Timer/Counter IX.

- Timer/Counter Register (TCNT0)
 - 8-bites számláló regiszter. Közvetlenül írható/olvasható. A számláló futása közbeni módosítást elővigyázatosan kell kezelni, mert adott esetben kimaradhat egy megszakítás.
- Output Compare Register (OCR0)
 - 8-bites összehasonlító regiszter. Az eddig leírtaknak megfelelően, amennyiben értéke megegyezik a TCNT0 regiszterrel, úgy beállítja a megfelelő jelzőbiteket, megszakítást kér, valamint az OC0 kimenet értékét megváltoztatja, a beállítások szerint.

16-bites Timer/Counter I.

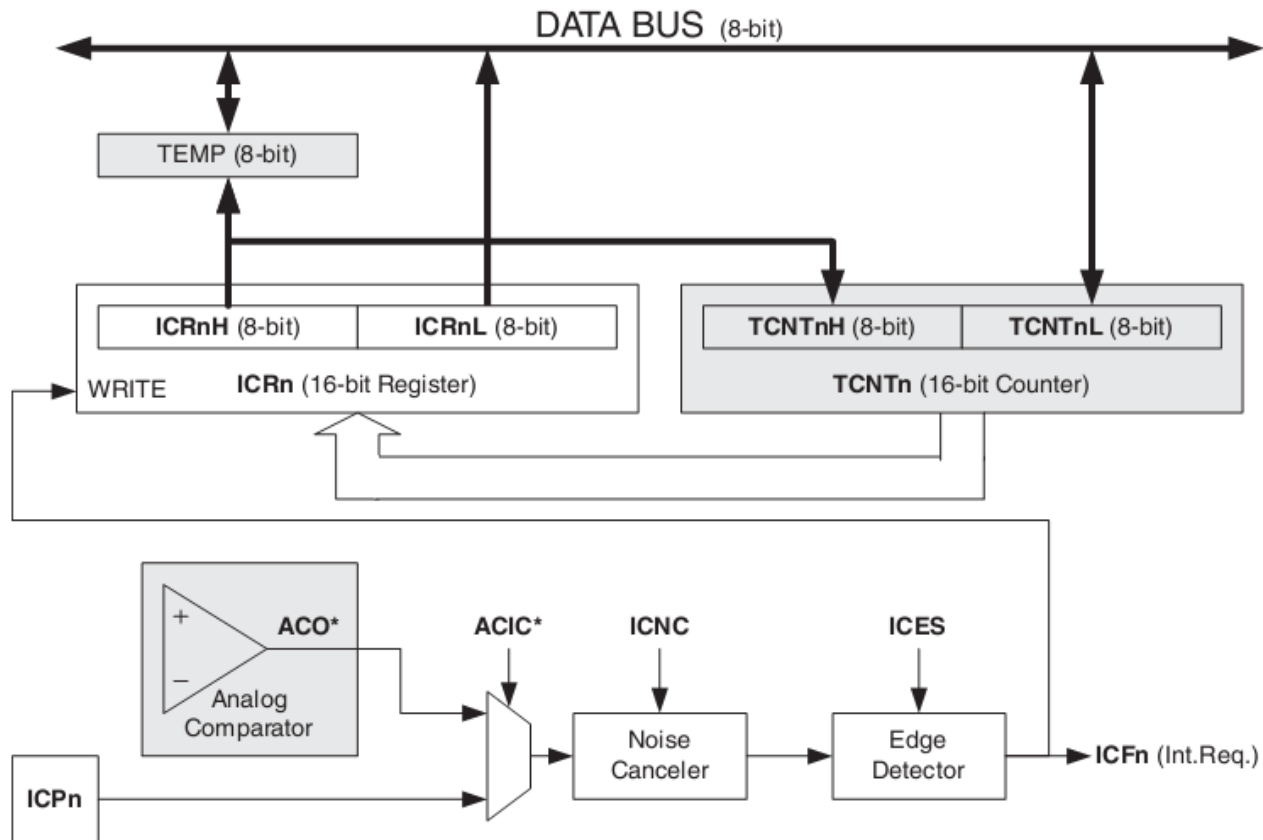
Budapesti Műszaki és Gazdaságtudományi Egyetem Közlekedésautomatikai Tanszék

- Fő különbségek
 - 3 Output Compare modul
 - Input Capture modul
 - Analog Comparator csak Timer/Counter1 esetén
 - Phase and Frequency Correct PWM
- 16-bites regiszterek elérése
 - 2x8 bit (HIGH, LOW)
 - Figyelni kell az írási/olvasási sorrendre



16-bites Timer/Counter II.

Input Capture Unit



16-bites Timer/Counter III.

Bit	7	6	5	4	3	2	1	0	
	COM1A1 COM1A0 COM1B1 COM1B0 COM1C1 COM1C0 WGM11 WGM10								TCCR1A
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
Bit	7	6	5	4	3	2	1	0	
	COM3A1 COM3A0 COM3B1 COM3B0 COM3C1 COM3C0 WGM31 WGM30								TCCR3A
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
Bit	7	6	5	4	3	2	1	0	
	ICNC1 ICES1 – WGM13 WGM12 CS12 CS11 CS10								TCCR1B
Read/Write	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
Bit	7	6	5	4	3	2	1	0	
	ICNC3 ICES3 – WGM33 WGM32 CS32 CS31 CS30								TCCR3B
Read/Write	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
Bit	7	6	5	4	3	2	1	0	
	FOC1A FOC1B FOC1C – – – –								TCCR1C
Read/Write	W	W	W	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	
Bit	7	6	5	4	3	2	1	0	
	FOC3A FOC3B FOC3C – – – –								TCCR3C
Read/Write	W	W	W	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	

16-bites Timer/Counter IV.

Compare Match Output Mode (A, B, C channel)

Normal Mode

COMnA1/COMnB1/ COMnC1	COMnA0/COMnB0/ COMnC0	Description
0	0	Normal port operation, OCnA/OCnB/OCnC disconnected.
0	1	Toggle OCnA/OCnB/OCnC on compare match.
1	0	Clear OCnA/OCnB/OCnC on compare match (set output to low level).
1	1	Set OCnA/OCnB/OCnC on compare match (set output to high level).

Fast PWM Mode

COMnA1/COMnB1/ COMnC1	COMnA0/COMnB0/ COMnC0	Description
0	0	Normal port operation, OCnA/OCnB/OCnC disconnected.
0	1	WGMn3:0 = 15: Toggle OCnA on Compare Match, OCnB/OCnC disconnected (normal port operation). For all other WGMn settings, normal port operation, OCnA/OCnB/OCnC disconnected.
1	0	Clear OCnA/OCnB/OCnC on compare match, set OCnA/OCnB/OCnC at BOTTOM, (non-inverting mode)
1	1	Set OCnA/OCnB/OCnC on compare match, clear OCnA/OCnB/OCnC at BOTTOM, (inverting mode)

Phase Correct (and Fr. Correct) PWM Mode

COMnA1/COMnB1/ COMnC1	COMnA0/COMnB0/ COMnC0	Description
0	0	Normal port operation, OCnA/OCnB/OCnC disconnected.
0	1	WGMn3:0 = 9 or 11: Toggle OCnA on Compare Match, OCnB/OCnC disconnected (normal port operation). For all other WGMn settings, normal port operation, OCnA/OCnB/OCnC disconnected.
1	0	Clear OCnA/OCnB/OCnC on compare match when up-counting. Set OCnA/OCnB/OCnC on compare match when downcounting.
1	1	Set OCnA/OCnB/OCnC on compare match when up-counting. Clear OCnA/OCnB/OCnC on compare match when downcounting.

16-bites Timer/Counter V.

Waveform Generation Mode

Mode	WGMn3	WGMn2 (CTCn)	WGMn1 (PWMn1)	WGMn0 (PWMn0)	Timer/Counter Mode of Operation ⁽¹⁾	TOP	Update of OCRnx at	TOVn Flag Set on
0	0	0	0	0	Normal	0xFFFF	Immediate	MAX
1	0	0	0	1	PWM, Phase Correct, 8-bit	0x00FF	TOP	BOTTOM
2	0	0	1	0	PWM, Phase Correct, 9-bit	0x01FF	TOP	BOTTOM
3	0	0	1	1	PWM, Phase Correct, 10-bit	0x03FF	TOP	BOTTOM
4	0	1	0	0	CTC	OCRnA	Immediate	MAX
5	0	1	0	1	Fast PWM, 8-bit	0x00FF	BOTTOM	TOP
6	0	1	1	0	Fast PWM, 9-bit	0x01FF	BOTTOM	TOP
7	0	1	1	1	Fast PWM, 10-bit	0x03FF	BOTTOM	TOP
8	1	0	0	0	PWM, Phase and Frequency Correct	ICRn	BOTTOM	BOTTOM
9	1	0	0	1	PWM, Phase and Frequency Correct	OCRnA	BOTTOM	BOTTOM
10	1	0	1	0	PWM, Phase Correct	ICRn	TOP	BOTTOM
11	1	0	1	1	PWM, Phase Correct	OCRnA	TOP	BOTTOM
12	1	1	0	0	CTC	ICRn	Immediate	MAX
13	1	1	0	1	(Reserved)	–	–	–
14	1	1	1	0	Fast PWM	ICRn	BOTTOM	TOP
15	1	1	1	1	Fast PWM	OCRnA	BOTTOM	TOP

16-bites Timer/Counter VI.

- Clock Select Bits

CSn2	CSn1	CSn0	Description
0	0	0	No clock source. (Timer/Counter stopped)
0	0	1	$\text{clk}_{\text{VO}}/1$ (No prescaling)
0	1	0	$\text{clk}_{\text{VO}}/8$ (From prescaler)
0	1	1	$\text{clk}_{\text{VO}}/64$ (From prescaler)
1	0	0	$\text{clk}_{\text{VO}}/256$ (From prescaler)
1	0	1	$\text{clk}_{\text{VO}}/1024$ (From prescaler)
1	1	0	External clock source on Tn pin. Clock on falling edge
1	1	1	External clock source on Tn pin. Clock on rising edge

- Input Capture Noise Canceler (ICNCn):
 - Aktivál egy egyszerű szűrőt a bemeneten. 4 órajelig meg kell egyeznie a jelszintnek, hogy eseményt generáljon.

16-bites Timer/Counter VII.

- Input Capture Edge Select (ICES_n):
 - 0 esetén lefutó él, míg 1 esetén felfutó él generál eseményt.
- Input Capture Register (ICR_nH, ICR_nL):
 - Itt tárolódik a számláló értéke, ha a bementen esemény történik. Továbbá a regiszter a számláló maximum értékének beállítására is szolgálhat.

16-bites Timer/Counter VIII.

- (Extended) Timer/Counter Interrupt Mask Register (ETIMSK/TIMSK)

Bit	7	6	5	4	3	2	1	0								
	<table border="1"> <tr> <td>OCIE2</td> <td>TOIE2</td> <td>TICIE1</td> <td>OCIE1A</td> <td>OCIE1B</td> <td>TOIE1</td> <td>OCIE0</td> <td>TOIE0</td> </tr> </table>							OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	TIMSK
OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0									
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W								
Initial Value	0	0	0	0	0	0	0	0								
Bit	7	6	5	4	3	2	1	0								
	<table border="1"> <tr> <td>-</td> <td>-</td> <td>TICIE3</td> <td>OCIE3A</td> <td>OCIE3B</td> <td>TOIE3</td> <td>OCIE3C</td> <td>OCIE1C</td> </tr> </table>							-	-	TICIE3	OCIE3A	OCIE3B	TOIE3	OCIE3C	OCIE1C	ETIMSK
-	-	TICIE3	OCIE3A	OCIE3B	TOIE3	OCIE3C	OCIE1C									
Read/Write	R	R	R/W	R/W	R/W	R/W	R/W	R/W								
Initial Value	0	0	0	0	0	0	0	0								

- Input Capture Interrupt Enable
 - Csak a 16-bitesek esetén (1,3)
- Output Compare Match Interrupt Enable
 - 0, 1A, 1B, 1C, 2, 3A, 3B, 3C
- Timer/Counter Overflow Interrupt Enable

16-bites Timer/Counter VIII.

- (Extended) Timer/Counter Interrupt Flag Register (ETIFR/TIFR)

Bit	7	6	5	4	3	2	1	0	
	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	TIFR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
Bit	7	6	5	4	3	2	1	0	
	-	-	ICF3	OCF3A	OCF3B	TOV3	OCF3C	OCF1C	ETIFR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Input Capture Flag
 - Csak a 16-bitesek esetén (1,3)
- Output Compare Match Flag
 - 0, 1A, 1B, 1C, 2, 3A, 3B, 3C
- Timer/Counter Overflow Flag

Vége

Budapesti Műszaki és Gazdaságtudományi Egyetem Közlekedésautomatikai Tanszék

Köszönöm a figyelmet!